

Роман Єршов, Володимир Войтенко

ЧАСТОТНО-ІМПУЛЬСНИЙ МОДУЛЯТОР З АДАПТИВНОЮ КОРЕКЦІЄЮ ТРИВАЛОСТІ ІМПУЛЬСУ

Актуальність теми дослідження. Вирішення ряду таких актуальних проблем імпульсних напівпровідникових перетворювачів енергії (ІНПП) для бортових систем, що входять до складу рухомих платформ і безпілотних літальних апаратів (БПЛА), як підвищення точності стабілізації цільового параметру (кута, швидкості, напруги, струму), а також покращення динаміки систем автоматичного керування, масо-габаритних та теплових характеристик можливо шляхом розробки нових структур ІНПП та алгоритмів керування ними.

Постановка проблеми. Зміна періоду та форми резонансної кривої (РК) напруги/струму в квазірезонансних імпульсних перетворювачах (КРІП) в залежності від імпедансу навантаження призводить до неузгодженості сигналу закриття силового транзисторного ключа (СТК) з моментом переходу РК через нульове значення, а отже, – до різкого зниження ККД системи.

Аналіз останніх досліджень і публікацій. Типові реалізації частотно-імпульсних модуляторів (ЧІМ) містять у своєму складі керований напругою генератор та одновібратор, а повністю керовані рішення виконують на основі реверсивних лічильників та керуючого автомату. В якості новітніх ланок ЧІМ для задач керування ІНПП вводяться спостерігачі імпедансу навантаження та модулятори, побудовані на кільцевих зсувних регістрах та лініях затримки. Швидкодія ЧІМ підвищується за рахунок каскадування та використання табличного синтезу сигналу.

Виділення недосліджених частин загальної проблеми. Існуючі рішення не корегують тривалість імпульсу керування СТК для забезпечення його комутації при нульових значеннях напруги/струму, що нівелює можливість практичного втілення КРІП з широким діапазоном навантажень.

Постановка завдання. Стаття присвячена розробці структури цифрового частотно-імпульсного модулятора з адаптивною корекцією тривалості імпульсу (ЦЧІМ-АКТИ) та метода автоматичного слідування за РК з метою прогнозування її переходу через нуль.

Викладення основного матеріалу. Запропонована схематехнічна структура та алгоритм функціонування модулятора у складі блоків ЦЧІМ та АКТИ на основі декількох цифрових автоматів, набору лічильників та арифметико-логічних пристроїв. Пара зовнішніх гістерезисних компараторів детектує перехід резонансної кривої через порогові рівні, розміщені симетрично відносно нульового рівня.

Висновки відповідно до статті. Створено новий завершений цифровий блок, який реалізований на основі програмованої логічної інтегрованої схеми (ПЛІС) з використанням мови VHDL. Введення цього блоку до складу стабілізатора напруги ланки постійного струму (ЛПС) на основі КРІП в електроприводі точного позиціонування рухомої платформи з безколекторним двигуном постійного струму (БДПС) дозволяє стабілізувати напругу ЛПС з точністю до 1%. Роздільна здатність за часом ширини імпульсу та паузи не перевищує 5нс.

Ключові слова: квазірезонансний імпульсний перетворювач; КРІП; ЧІМ; ПЛІС; FPGA; VHDL; перемикання при нульовій напрузі (ПНН); перемикання при нульовому струмі; ПНС; адаптивне вимірювання.

Рис.: 10. Табл.: 1. Бібл.: 20.

Актуальність теми дослідження. Підвищення точності стабілізації напруги, покращення динаміки системи автоматичного керування, масо-габаритних та теплових характеристик ІНПП енергії для бортових систем [1-3], що входять до складу систем стабілізації рухомих платформ (ССРП), відбувається за рахунок розробки нових структур перетворювачів та використання адаптивних алгоритмів керування ними.

Постановка проблеми. Період та форма резонансної кривої в квазірезонансних імпульсних перетворювачах (КРІП) змінюється в залежності від імпедансу навантаження. Це призводить до неузгодженості сигналу закриття силового транзисторного ключа (СТК) з моментом переходу резонансної напруги або струму через нульове значення, а отже, – до різкого зниження ККД системи [4-6].

Аналіз останніх досліджень і публікацій. У роботі [7] розглянуто приклад аналізу усталеного процесу з використанням моделі у просторі станів для системи автоматичного керування (САК) з об'єктом другого порядку, яким виступає двигун постійного струму (ДПС), що стабілізує інверсний маятник. Крім того, показані переваги ЧІМ над ШІМ, обумовлені відсутністю пульсацій «shot noise», а також наведено фундаментальний перелік робіт, присвячених ЧІМ.

Аналогові рішення ЧІМ добре відомі та докладно висвітлені в [8, 9]. Типова змішана (аналогова та цифрова) реалізація ЧІМ базується на використанні ІМС перетворювача «напруга-частота» (генератор, керований напругою, ГКН) [10], який налаштовує тривалість періоду (несучу частоту), та програмованого таймера [11], який виступає формувачем тривалості імпульсу.

Одна з найбільш ранніх цифрових реалізацій ЧІМ з функцією інтегрування описана у [12] і складається з опорного та реверсивного лічильників. Вміст останнього модифікується двома послідовностями імпульсів: інкремент – модульованим сигналом зворотного зв'язку (СЗЗ) та декремент – модульованим сигналом заданого впливу (СЗВ). Таким чином, поточний вміст лічильника є інтегралом помилки регулювання частоти.

$$\int_{t_i}^{t_{i+1}} e(t) dt = K \cdot (f_{СЗЗ}(t) - f_{СЗВ}(t)), \quad (1)$$

де: $f_{СЗЗ}(t)$ – СЗЗ, представлений в частотно-імпульсному домені; $f_{СЗВ}(t)$ – СЗВ, представлений в частотно-імпульсному домені; $e(t)$ – помилка регулювання; $[t_i; t_{i+1}]$ – період вимірювання лічильників до переповнення одного з них; K – коефіцієнт пропорційності.

Лічильник опорного значення працює на фіксованій частоті і починає роботу з деякого мінімального значення. Накопичені значення в обох лічильниках постійно порівнюються між собою за допомогою цифрового компаратора. Щойно компаратор детектує рівність вмісту реверсивного лічильника та лічильника опорного значення, скидаються обидва лічильники та генерується одиничний вихідний імпульс.

В [13] у типовому ІНПП, що знижує напругу, замість класичного ШІМ застосовується ЧІМ, який базується на однобітному сігма-дельта модуляторі. Реалізація на ПЛІС включає в себе два зовнішніх АЦП неперервного перетворення, які вимірюють напруги на вході та виході сігма-дельта модулятора, ПД-регулятор, вузол м'якого старту та каскади захисту від перенапруги та короткого замикання. Часові діаграми показують, що запропонована замкнена система має швидкодію, зрівняну з аналоговими САК.

Стратегічні переваги в цифровому підході до реалізації керування в силовій електроніці фундаментально доведені у [14], де наведені структурні рішення контролерів ІНПП та коректора коефіцієнту потужності (ККП) на основі ШІМ. У [15] детально описано різні типи ШІМ.

Найпростіший цифровий ШІМ (на основі лічильника, компаратора та детектора нуля) був запропонований для заміни аналогових рішень, і дозволяє отримувати змінну шпаруватість при постійній несучій частоті. Пристрій має відмінну лінійність, проте знижену швидкодію у разі збільшення розрядності та підвищене споживання струму під час поширення сигналів переносу в лічильнику. Альтернативою ШІМ на основі лічильника є схема на основі лінії затримки, яка має порівняно високу швидкодію та низький струм споживання. Недоліки – нелінійність перетворення та великі апаратні витрати, зумовлені застосуванням масиву мультиплексорів. Цей масив, у свою чергу, може бути реалізований в розімкненій або замкненій (у вигляді кільцевого осцилятора) формі та може виконувати операції у двійкових кодах та кодах Джонсона.

Усі ЦШІМ-рішення мають широкі можливості для підвищення швидкодії шляхом каскадування та/або сегментування. Новітня архітектура ЦШІМ-ЦЧІМ, запропонована у [18], заснована на застосуванні таблиць відповідності (Lookup Table), значення в яких наперед обчислені та занесені до блочної пам'яті ПЛІС, а проєкт реалізований МОА Verilog. Запропонована архітектура дозволяє досягти вищої роздільної здатності, і відповідно, – більш точного регулювання вихідного сигналу. Запропоноване рішення зберігає 4096 різних бітових шаблонів для отримання більш точних ШІМ та ЧІМ сигналів у випадку 6-розрядного керуючого входу та забезпечує операційну частоту до 306 МГц.

Комбінована стратегія керування для ІНПП із жорсткою комутацією, яка має назву ЦШІМ/ЦЧІМ [16-18] заснована на застосуванні ШІМ при високих вихідних навантаженнях та ЧІМ при малих, що дозволяє оптимізувати ефективність регулювання. У відомих рішеннях [16-18] обидва модулятори побудовані на кільцевому осциляторі чи лінії затримки, що дозволяє досягти несучих частот у десятки МГц, а вибір модуляції заснований на спостерігачі опору навантаження, який, у свою чергу, керує мультиплексором вибору виходу одного з модуляторів.

TECHNICAL SCIENCES AND TECHNOLOGIES

В [19] також досліджено ЧІМ з адаптивною тривалістю імпульсу для застосування в типовому синхронному ІНПП, що понижує напругу, оскільки при низьких навантаженнях ефективність ШІМ-керування низька, що обумовлено великим співвідношенням втрат на ключі до потужності, яка комутується цим ключем. Але зі зниженням частоти регулювання одночасно зростають і вихідні пульсації регульованої величини. Цей недолік компенсується новітньою схемою корекції тривалості імпульсу, реалізованою у базисі КМОП, що дає зростання точності до рівня, прийняттого для портативних акумуляторних пристроїв з режимом глибокого енергозберігання. Проблематика ефективності перетворювача на низьких навантаженнях також вирішена повністю цифровим ЧІМ у [20] в поєднанні з цифровою амплітудно-імпульсною модуляцією (ЦАІМ) для досягнення одночасно як високої швидкодії, так і максимальної амплітуди керуючого впливу. Запропонована структура контролера містить 4 основних блоки: дві програмовані лінії затримки, кільцевий осцилятор та детектор закінчення «гонки». Це дозволяє оперувати на частотах $20...500$ кГц у режимі ЧІМ при зміні тривалості імпульсу в межах $10...400$ нс при ефективності вищій, ніж для стандартних ШІМ та ЧІМ. Обидва контролери [19, 20] втілені у вигляді замовних КМОП ІМС.

Виділення недосліджених частин загальної проблеми. Жодне з розглянутих рішень не корегує тривалість імпульсу керування СТК для забезпечення його комутації при нульових значеннях напруги/струму, що нівелює можливість практичного втілення КРІП із широким діапазоном навантажень (у випадку електропривода ССРП).

Постановка завдання. Розробити адаптивний метод автоматичного слідкування за резонансною кривою з метою прогнозування її переходу через нуль, промодельовати роботу у складі ІНПП-стабілізатора, що підвищує напругу, на основі КРІП у широкому діапазоні навантажень та реалізувати завершений цифровий блок на основі програмованих логічних інтегрованих схем (ПЛІС).

Виклад основного матеріалу. На рис. 1 зображено структуру розробленого модулятора, який складається з двох основних блоків: цифрового частотно-імпульсного модулятора (ЦЧІМ) та адаптивного коректора тривалості імпульсу (АКТІ).

ЦЧІМ складається з лічильника тривалості імпульсу (ЛТІ), компаратора тривалості імпульсу (КТІ), регістрів мінімальної тривалості імпульсу (РМТІ) та заданої тривалості імпульсу (РЗТІ), лічильника тривалості паузи (ЛТП), компаратора тривалості паузи (КТП), регістрів мінімальної тривалості паузи (РМТП) та заданої тривалості паузи (РЗТП). Узгоджену роботу вищеописаних блоків забезпечує цифровий автомат формування ЧІМ (ЦА-ЦЧІМ).

АКТІ складається з чотирьох двійкових лічильників: лічильника затримки розповсюдження сигналу керування (ЛЗРСК), лічильника тривалості знаходження над верхнім пороговим рівнем (ЛНВПР), лічильника тривалості знаходження під нижнім пороговим рівнем (ЛПНПР), та лічильника тривалості знаходження між пороговими рівнями (ЛМПР). На основі значень в лічильниках арифметичний блок розрахунку тривалості керуючого імпульсу (АБ-РТКІ) здійснює розрахунок тривалості керуючого імпульсу, після чого зберігає його в регістрі розрахованої тривалості керуючого імпульсу (РРТКІ).

Задати значення тривалості керуючого імпульсу можна вручну, записавши його в регістр фіксованої тривалості керуючого імпульсу (РФТКІ). Вибір значень з РРТКІ або РФТКІ, яке буде записане на початку періоду в РПТІ, здійснюється через мультиплексор вибору тривалості керуючого імпульсу (МП-ВТКІ), який керується бітами в регістрі керування АКТІ (РК-АКТІ). Стан блока АКТІ можна визначити через сукупне значення прапорців в регістрі стану АКТІ (РС-АКТІ). Злагоджену роботу вищеописаних блоків забезпечує цифровий автомат АКТІ (ЦА-АКТІ).

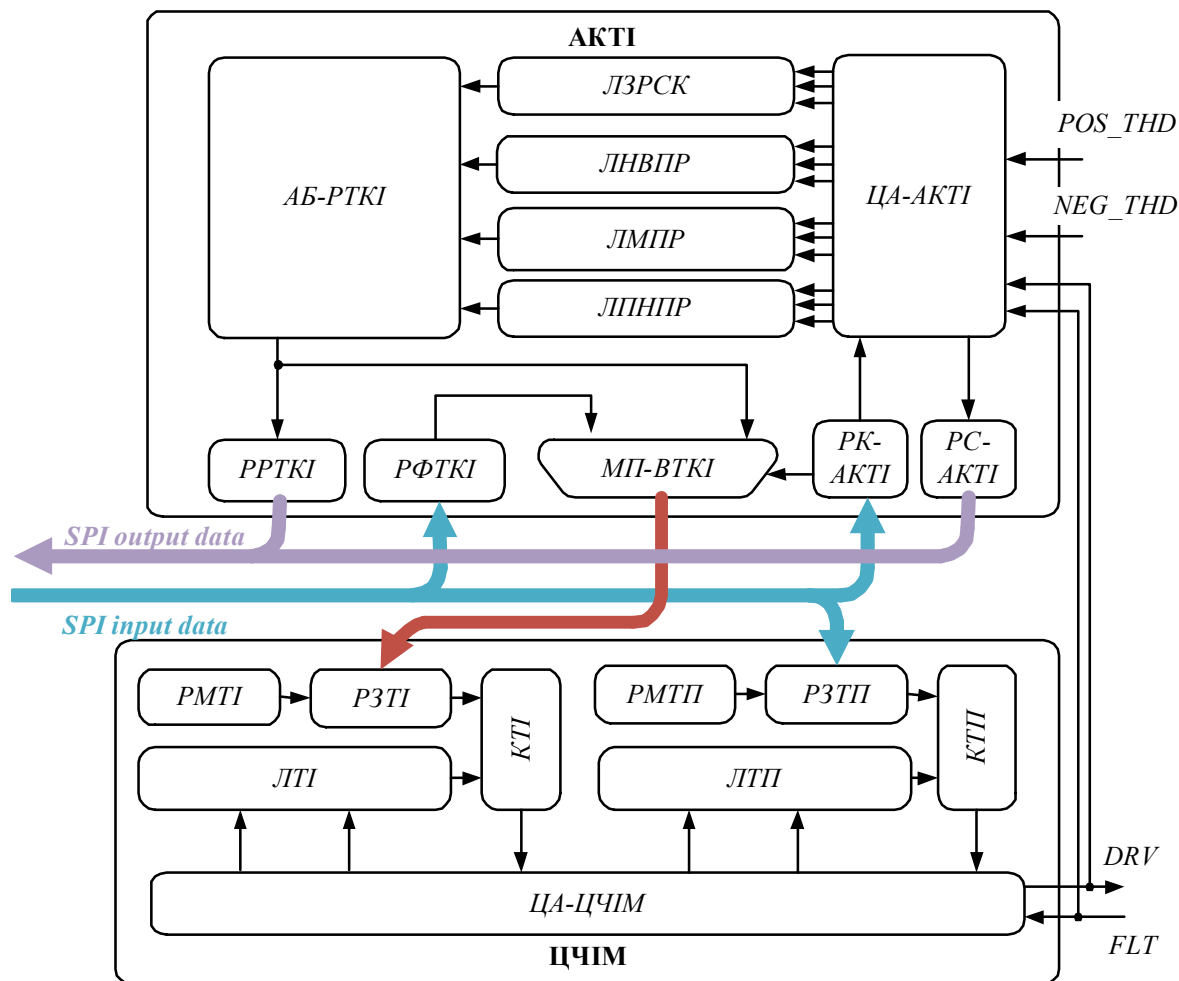


Рис. 1. Структура ЦЧІМ із додатковим блоком АКТІ для автоматичного знаходження КРІП у режимах ПНН та/або ПНС

Сигнали системної синхронізації та системного скидання приєднані до всіх блоків схеми, тому на рис. 1 умовно не показані.

Опис алгоритму спостереження за резонансною кривою. Алгоритм спостереження за резонансною кривою $i_r(t)$ з виділенням спеціальних інтервалів показаний на рис. 2.

Перший керуючий імпульс $U_{SW}(i) = \tau_{appr}$ переривається (виконується закривання СТК) за межами режимів ПНН та/або ПНС тільки після того, як компаратори зафіксують повторний вихід резонансної кривої за межі порогових рівнів (на графіку маркування «зірочкою»), тобто пізніше на час затримки розповсюдження сигналу. Але, одночасно з цим, попередньо виміряні тривалості фаз резонансу, отримані на основі показань компараторів (їх виходи позначені на графіках рис. 2 у часі як $POS_THD(t)$ та $NEG_THD(t)$), дозволяють арифметичному блоку розрахувати скореговану тривалість імпульсу $U_{SW}(i+1) = \tau_{CORR}$ і виконати наступне закриття з упередженням точно при переході резонансної кривої через нуль.

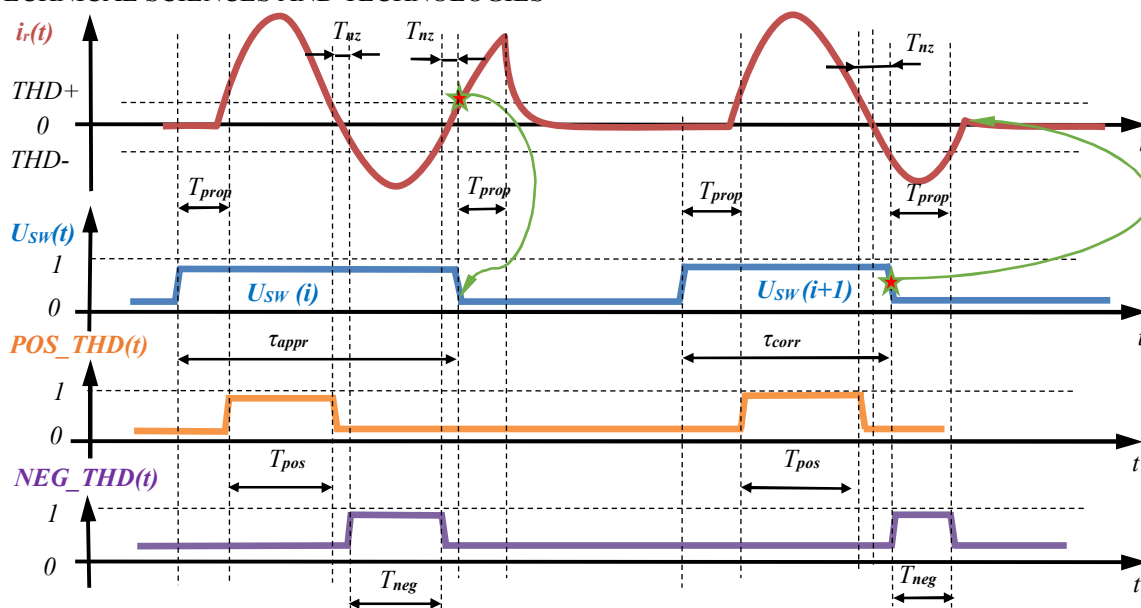


Рис. 2. Інтервали спостереження за резонансною кривою та часові діаграми формування скорегованої тривалості імпульсу

Сукупне значення виходів аналогових компараторів порогових рівнів (*POS_THD* та *NEG_THD*) утворюють вектор 'PN', який є вхідним сигналом для ЦА-АКТІ, і дозволяє однозначно визначити поведінку резонансної кривої:

- 1) *PN* = '00' – між порогами спрацьовування компараторів (біля нуля);
- 2) *PN* = '01' – під нижнім порогом спрацьовування;
- 3) *PN* = '10' – над верхнім порогом спрацьовування;
- 4) *PN* = '11' – помилка налаштування порогових значень.

Використовуючи припущення, що затримки поширення сигналу від блока ЦЧІМ до початку резонансу, обумовлені послідовною зв'язкою «драйвер ключа – силовий ключ», є однаковими як при відкриванні ключа так і при його закритті, доволі просто скласти залежності, що обчислюють тривалість скорегованого імпульсу τ_{CORR} (рис. 2).

$$\tau_{CORR}^{HW} = T_{POS} + T_{NZ} - T_{PROP}, \tag{2}$$

$$\tau_{CORR}^{FW} = T_{POS} + T_{NEG} + 2 \times T_{NZ} - T_{PROP}, \tag{3}$$

де τ_{CORR}^{HW} – тривалість скорегованого імпульсу в напівперіодному (half-wave) режимі; τ_{CORR}^{FW} – тривалість скорегованого імпульсу в повноперіодному (full-wave) режимі; T_{POS} – тривалість знаходження резонансної кривої вище позитивного порогового рівня (*PN* = '10'); T_{NZ} – тривалість знаходження між пороговими рівнями (*PN* = '00'); T_{NEG} – тривалість знаходження нижче негативного порогового рівня (*PN* = '01'); T_{PROP} – тривалість часу розповсюдження вихідного сигналу *DRV* ЦЧІМ до перетину резонансною кривою позитивного порогового рівня.

Наприкінці кожного спостереження накопичені в лічильниках значення передаються на АБ-РТКІ, який апаратно реалізує формули (2) або (3) залежно від встановленого режиму спостереження. Автоматний граф спостерігача за резонансною кривою показаний на рис. 3. Переходи в помилкові стани 'ERROR_FAULT_STATE' та 'FORCE_CLOSED' умовно не показані, оскільки детально умови виникнення цих переходів описані нижче.

'*WAIT_FOR_START_PULSE*' – початковий стан, в який ЦА-АКТІ переходить після виконання розрахунків на основі попереднього циклу спостереження, або внаслідок програмного чи апаратного скидання. Перехід з цього стану та початок нового циклу вимірювань здійснюється за виникненням активного рівня вхідного сигналу DRV;

'*CNT_PROP_DELAY*' – підрахунок за допомогою ЛЗРСК тривалості затримки розповсюдження сигналу (після активації сигналу DRV і до перемикання компаратора позитивного порогового рівня $PN = '00' \rightarrow PN = '10'$);

'*CNT_POS_THD_DUR*' – підрахунок за допомогою ЛНВПР тривалості знаходження резонансної кривої над верхнім пороговим рівнем. Перехід у наступний стан відбувається при зміні вхідного сигналу $PN = '10' \rightarrow PN = '00'$;

'*CNT_NEAR_ZERO_DUR_PN*' – підрахунок за допомогою ЛМПП тривалості знаходження резонансної кривої між пороговими рівнями спрацьовування компараторів. Саме в цьому стані відбувається розгалуження переходів ЦА-АКТІ залежно від обраного через РК-АКТІ режиму спостереження;

'*CNT_NEG_THD_DUR*' – підрахунок за допомогою ЛПНПР тривалості знаходження резонансної кривої під нижнім пороговим рівнем, перехід у наступний стан відбувається при зміні вхідного сигналу $PN = '01' \rightarrow PN = '00'$. Цей стан активується лише у full-wave режимі спостереження;

'*CNT_NEAR_ZERO_DUR_NP*' – підрахунок за допомогою ЛМПП тривалості повторного знаходження резонансної кривої між пороговими рівнями спрацьовування компараторів. Цей стан активується лише у full-wave режимі спостереження;

'*CALC_OCRR_PULSE_DUR*' – стан, протягом якого виконується проходження накопичених у лічильниках значень через АБ-РТКІ та з метою обчислення актуального значення тривалості резонансу з його подальшим збереженням у РРТКІ. Перехід з цього стану в початковий стан '*WAIT_FOR_START_PULSE*' виконується через наперед задану кількість тактів, яка зумовлена затримкою на АБ-РТКІ.

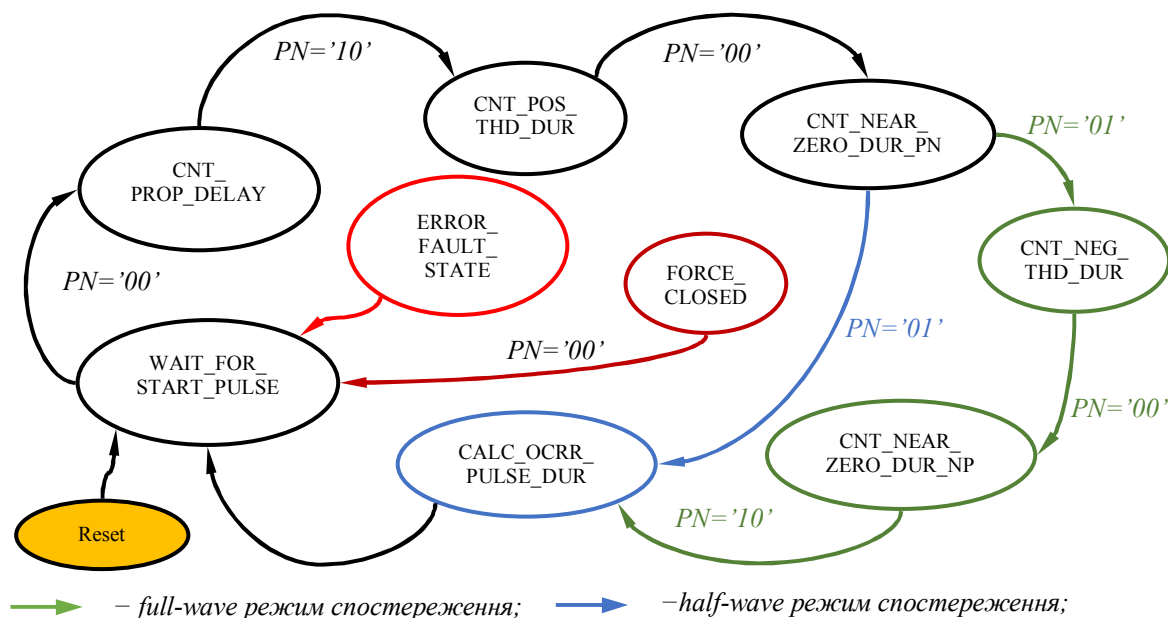


Рис. 3. Автоматний граф спостерігача переходу через нуль резонансної кривої за пороговими значеннями (деякі переходи не представлені для кращої візуалізації основних гілок)

TECHNICAL SCIENCES AND TECHNOLOGIES

Опис принципів роботи блока ЦЧІМ. В основі роботи ЦЧІМ лежить взаємодія двох лічильників: ЛТП підраховує кількість тактових імпульсів на інтервалі тривалості паузи між імпульсами (або періоді їх повторення), а ЛПІ виконує підрахунок тривалості імпульсу (тобто, виступає як формувач імпульсу). Існує дві можливі моделі взаємодії між ЛТП та ЛПІ у складі ЦЧІМ:

а) ЛТП працює весь період, обидва лічильники запускаються на початку відліку періоду, що збігається з переднім фронтом сигналу керування ключем (DRV). Коли ЛПІ досягає опорного значення в РЗТІ, генерується зріз DRV, але ЛТП продовжує працювати, поки не досягне значення в РЗТП, що перезапустить рахунок.

б) Сигнал збігу вмісту ЛТП з РЗТП, який формується на виході КТП, зупиняє рахунок ЛТП і одночасно виступає сигналом запуску ЛПІ. Навпаки, сигнал збігу вмісту ЛПІ з РЗТІ, який формується на виході КТІ, зупиняє рахунок ЛПІ і виступає сигналом запуску ЛТП. Таким чином, два лічильники працюють по чергові, запускаючи та зупиняючи один одного, подібно до роботи шахового годинника.

Поточне значення в ЛПІ та ЛТП (після закінчення перехідного процесу розповсюдження переносу) безпосередньо порівнюється за допомогою КТІ та КТП зі значеннями у РЗТІ та РЗТП, відповідно. Генеруються сигнали рівності, які є вхідними для ЦА-ЦЧІМ, побудованого на основі RS-тригерів. Сигнал аварійного стану (FLT) припиняє роботу ЦЧІМ. DRV встановлений в '1' протягом роботи ЛПІ та за умови неактивного (нульового) рівня FLT. В усіх інших випадках DRV скидається в '0'. Вхідними сигналами для блока ЦЧІМ слугують значення в РЗТІ, РЗТП (завантаження значень відбувається синхронно за сигналом завантаження тривалості (СЗТ)), та рівень FLT. Значення для РМТІ та РМТП задаються константами на етапі синтезу блока. Єдиним виходом ЦЧІМ є DRV.

Для моделювання роботи ЦЧІМ у середовищі **MATLAB/Simulink** розроблена модель, наведена на рис. 4.

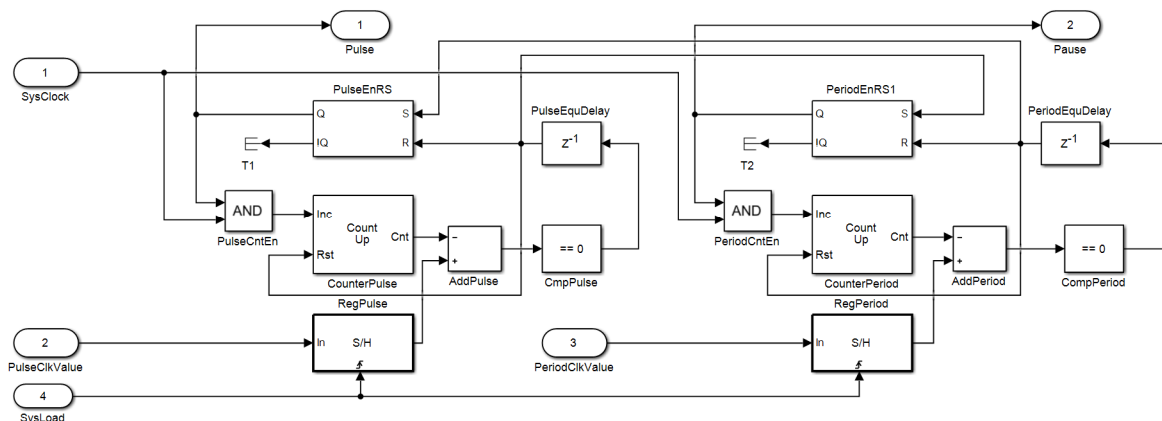


Рис. 4. Модель ЦЧІМ у середовищі MATLAB/Simulink

Опис принципів роботи блока АКТІ. Блок АКТІ складається з вищеприписаного набору з чотирьох лічильників, запуск та зупинка рахунку яких централізовано виконується за допомогою ЦА-АКТІ, що спостерігає за резонансною кривою та детектує її переходи через нуль. Кожний із лічильників виконує підрахунок тривалості своєї ділянки резонансної кривої, яка розбивається на інтервали за допомогою порогових рівнів, заданих сукупним значенням компараторів. Арифметичний блок АБ-РТКІ, в залежності від режиму спостереження резонансу, виконує розрахунок скорегованої тривалості імпульсу у відповідності до (2) або (3), спираючись на поточний вміст лічильників. Вхідними сигналами для ЦА-АКТІ є виходи компараторів, об'єднані у вектор 'PN', а також сигнали блока ЦЧІМ – DRV та FLT.

ЦЧІМ-АКТІ все ж потребує додаткових зовнішніх компонентів, які будуть вимірювати амплітуду резонансної кривої та вичерпно сповіщати про її поведінку. Для цих потреб доцільно використати два операційні підсилювачі (ОП), які працюють в режимі аналогових компараторів (з неглибоким гістерезисом та фільтрацією нижніх частот), та які налаштовані на симетричні відносно нуля резонансної кривої порогові рівні спрацьовування (рис. 5). Це, у свою чергу, потребує додаткового двополярного малопотужного вторинного джерела живлення (ВДЖ) компараторів.

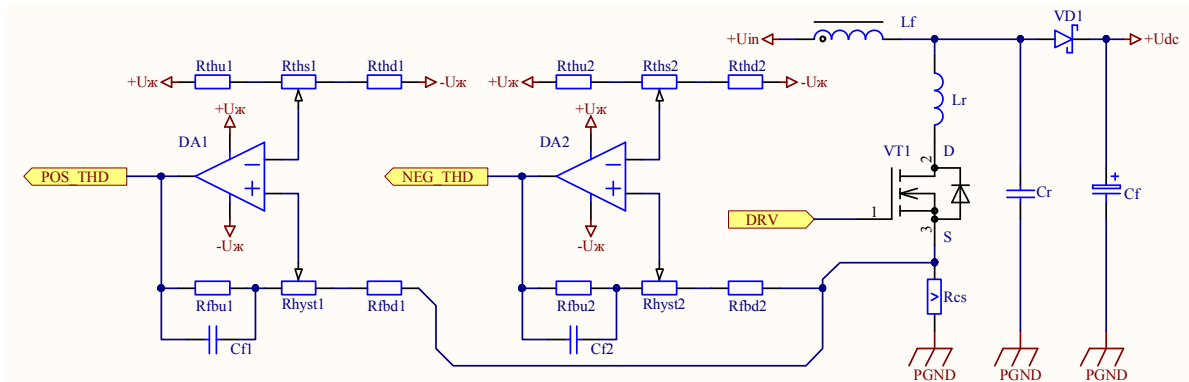


Рис. 5. Схема включення компараторів порогових рівнів для спостереження за резонансною кривою струму КРПІ-ПНС, що використовується як стабілізатор ланки постійного струму САК положенням БДПС

Для моделювання роботи АКТІ у середовищі **MATLAB/Simulink** розроблена модель, наведена на рис. 6.

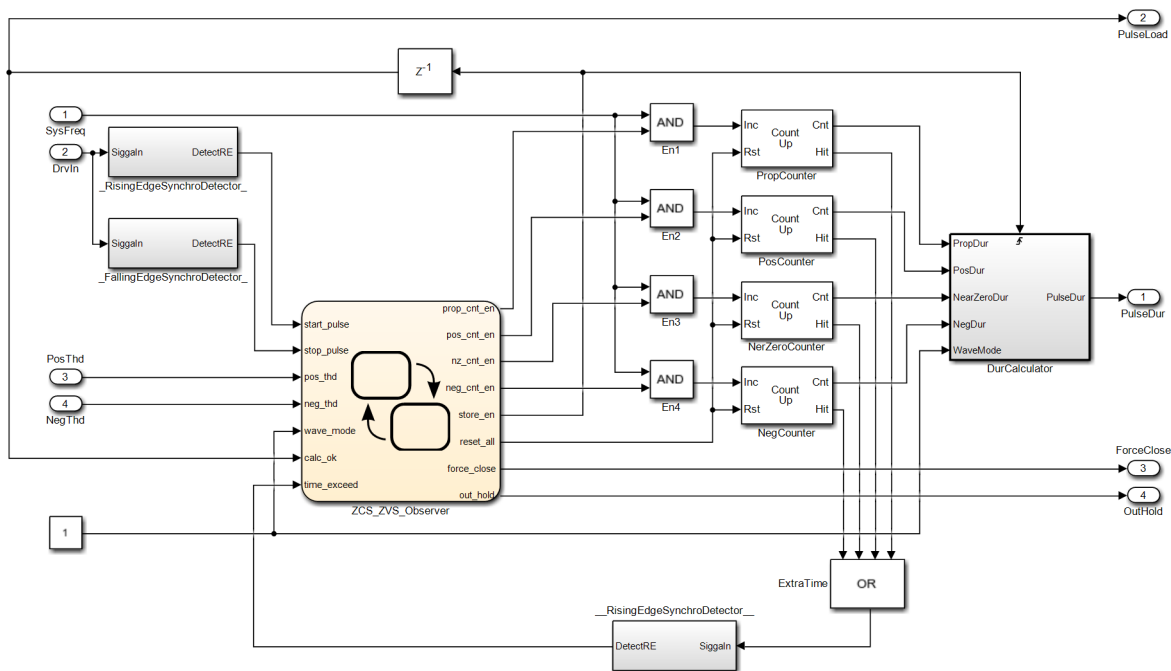


Рис. 6. Модель АКТІ у середовищі MATLAB/Simulink

Особливості функціонування ЦЧІМ-АКТІ. Залежно від потреб конкретної топології КРПІ та структури його САК, запропонований ЦЧІМ може детектувати один з двох режимів: напівперіодний або повноперіодний резонанс. Залежно від режиму керування ЦЧІМ може працювати з введеною вручну (апріорною) та поточно вимірюваною (апостеріорною) тривалістю імпульсу. Обидва згадані вище налаштування можна встановити в РК-АКТІ через комунікаційний інтерфейс (в цьому випадку – SPI). Через цей інтер-

TECHNICAL SCIENCES AND TECHNOLOGIES

фейс також кількісно задаються тривалість як імпульсу, так і паузи, виражені цілим числом імпульсів системного тактового сигналу.

Обмін через інтерфейс SPI виконаний в повнодуплексному режимі, що дозволяє зчитувати РС-АКТИ з прапорцями помилок, та РРТКІ з розрахованою (на основі безпосередніх вимірювань) тривалістю керуючого імпульсу, з якого можна легко встановити тривалість резонансного періоду. Це, у свою чергу, дозволяє побудувати спостерігач імпедансу навантаження, розміщений в зовнішньому контурі регулювання, реалізованому на МК, софт-процесорі чи на жорстко програмованому блоці ПЛІС.

Детектування помилкових станів та реакція на них. Важливою складовою повноцінної цифрової системи є механізм детектування та виправлення (якщо це можливо) операційних помилок. Сукупність можливих помилок описується набором прапорців, які розміщуються в РС-АКТИ.

Перша категорія помилок – це аварійні ситуації, пов'язані зі спрацьовуванням різного роду захистів, наприклад, при перевищенні максимально допустимого резонансного струму. Ці помилки детектуються окремими швидкодіючими аналоговими каскадами (компараторами, підключеними до резистивного шунта чи трансформатора струму), і призводять до невідкладного закриття СТК з одночасним встановленням прапорця помилки *'HW_FAULT'* в РС-АКТИ, після чого ЦА-АКТИ переходить в стан *'ERROR_FAULT_STATE'*. Апаратне чи програмне (через РК-АКТИ) скидання ЦА-АКТИ у початковий стан призводить до перезапуску роботи ЦЧІМ-АКТИ.

Друга категорія помилок пов'язана з неправильним налаштуванням порогових рівнів спрацьовування компараторів. Ці помилки можуть детектуватися при прийнятті АКТИ хибного значення вхідного сигналу (порогові рівні $PN = '11'$), що також призводить до форсованого закриття СТК з одночасним встановленням прапорця *'WRONG_THD'* в РС-АКТИ, після чого ЦА-АКТИ переходить у стан *'ERROR_FAULT_STATE'*. Перезапуск ЦА-АКТИ відбувається шляхом апаратного чи програмного скидання (і тільки після вірного налаштування порогових рівнів компараторів).

Третя категорія помилок виникає, коли один з лічильників АКТИ протягом спостереження за резонансною кривою переповнюється до того, як ЦА зупинить його рахунок та перейде до іншого стану. Це означатиме, що коливання резонансної кривої вийшли за допустимі межі частот, або сходяться не до нульового рівня (мають наростаючу постійну складову). Це призведе до лінійного наростання струму чи напруги, тому необхідно форсовано закрити СТК після апріорно заданого проміжку часу одночасно з встановленням прапорця помилки *'CURVE_BORDER'* в РС-АКТИ та переходу ЦА-АКТИ в стан *'FORCE_CLOSED'*. Перезапуск ЦА-АКТИ відбувається автоматично одразу після входження значення резонансної кривої в межі, близькі до нуля (сукупне значення порогових рівнів $PN = '00'$).

Результати моделювання роботи ЦЧІМ-АКТИ. В середовищі **MATLAB/Simulink** проведено ряд експериментів з метою перевірки дієвості запропонованих рішень до початку процесу втілення. Для цього модель ЦЧІМ-АКТИ був включений в контур САК стабілізації напруги ланки постійного струму (ЛПС) інвертора БДПС.

Вхідні впливи підбиралися такими, щоб змінювати як період резонансної кривої струму (шляхом ступінчатої зміни резонансної ємності, рис. 7), так і її постійної складової (шляхом ступінчатої зміни опору навантаження, рис. 8). На рис. 7 та рис. 8 зображено: сигнал керування на затворі СТК (а); резонансний струм через СТК (б); розраховану на основі вимірювань тривалість керуючого імпульсу разом з упередженням, виражену в кількості тактів сигналу системної синхронізації (в).

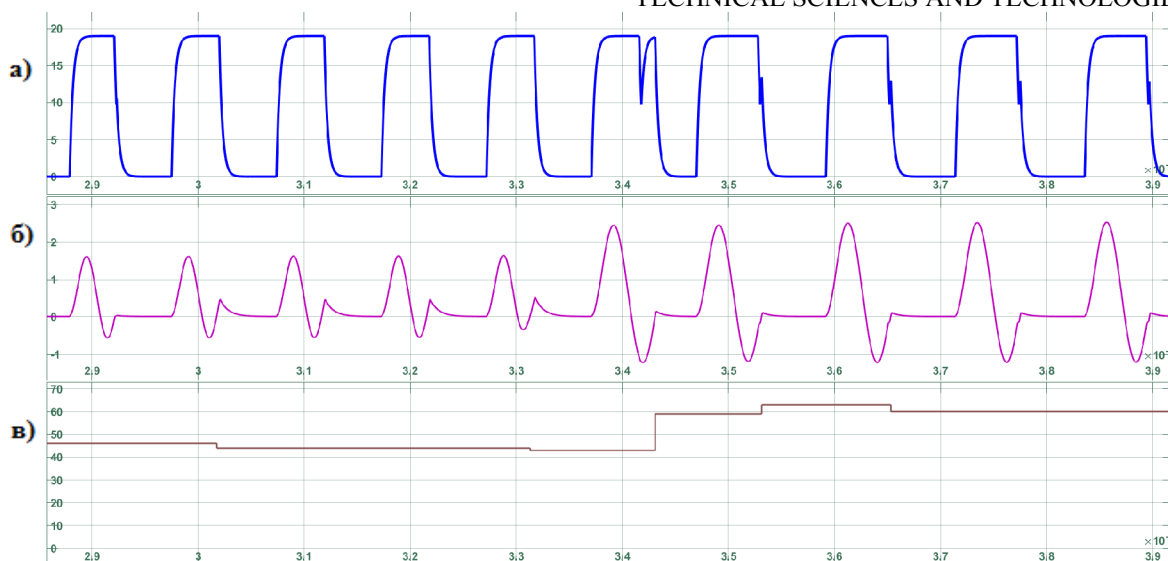


Рис. 7. Корекція тривалості керуючого імпульсу ЦЧІМ-АКТІ при ступінчастому збільшенні резонансної ємності в 2 рази

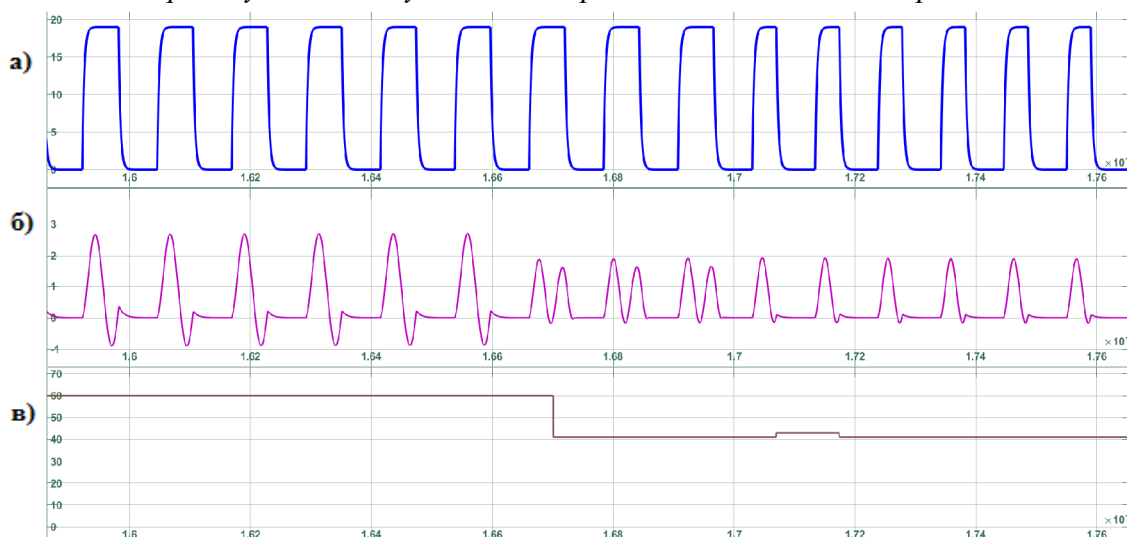


Рис. 8. Корекція тривалості керуючого імпульсу ЦЧІМ-АКТІ при ступінчастому зменшенні опору навантаження в 4 рази

Результати синтезу структури ЦЧІМ-АКТІ на ПЛІС засобами мови VHDL. Часове моделювання розроблених VHDL-сутностей виконувалась в середовищі Altera® Quartus® II для мікросхеми ПЛІС сімейства Cyclone®-III. В якості системного синхронізуючого сигналу було взято сигнал з виходу вузла ФАПЧ частотою 200 MHz. Порівняльна оцінка ресурсів кристалу ПЛІС, які займає ЦЧІМ, залежно від обраної розрядності лічильників, наведена в таблиці.

Таблиця

Ресурси мікросхеми ПЛІС моделі Altera EP3C5E144A7 (5 136 LEs), зайняті компонентами ЦЧІМ-АКТІ залежно від розрядності лічильників

Назва параметра	Задане значення на етапі синтезу								
	6			8			12		
Розрядність ЛПІ, біт	12			16			20		
Складові модулятора	Тип примітиву ПЛІС								
	LE	CF	RG	LE	CF	RG	LE	CF	RG
Блок ЦЧІМ	74	54	63	98	67	81	122	84	105
Блок АКТІ	241	241	107	314	314	139	385	385	171

TECHNICAL SCIENCES AND TECHNOLOGIES

Результати моделювання для блока ЦЧМ, модель якого наведена на рис. 4, показані на рис. 9. Як можна побачити з діаграм, поточні значення тривалості імпульсу та тривалості паузи (задані в кількості імпульсів сигналу системної синхронізації 'sys_clk') завантажуються в модулятор за фронтом сигналу 'load'. Нові значення враховуються модулятором на наступному періоді роботи завдяки однорівневій буферизації введених даних. Сигнали узгодження керування між лічильниками імпульсу та паузи 'pulse_start' та 'pulse_stop', відповідно, оснащені формувачем імпульсу та синхронізатором, що забезпечує проміжок часу, достатній для детектування протилежною стороною.

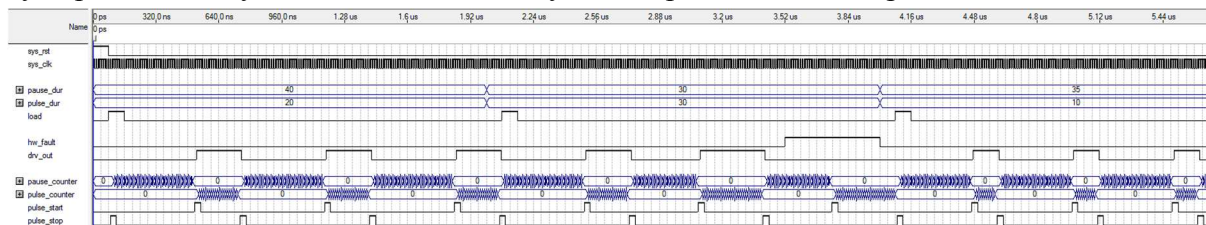


Рис. 9. Часові діаграми роботи ЦЧМ із різними завантаженими значеннями тривалості імпульсу й паузи та при активації сигналу 'HW_FAULT'

Результати моделювання для блока АКТІ, автоматний граф якого наведений на рис. 3, показані на рис. 10. Як можна побачити з діаграм, АКТІ випробувано в обох режимах спостереження за резонансною кривою, перемикання між якими відбувається за сигналом 'period_mode' в РК-АКТІ. Сигнали з виходів компараторів представлені у логічних рівнях. Апостеріорно виміряне значення тривалості імпульсу доступне через такт після вдалого завершення спостереження та зберігається в регістрі в незмінному стані до наступного вдало завершеного спостереження.

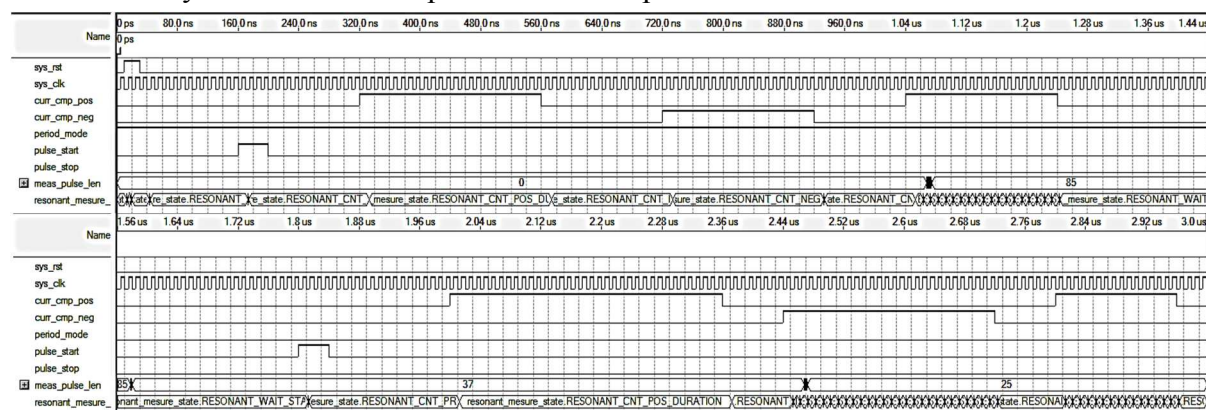


Рис. 10. Часові діаграми АКТІ з ЦА детектування переходу через нуль за різних режимів резонансу

Висновки відповідно до статті. Розроблена нова архітектура ЦЧМ задовольняє потреби керування КРП при широкому діапазоні навантажень та автоматично корегує тривалість керуючого імпульсу шляхом включення спеціального розробленого блоку АКТІ. При цьому:

1. Для використання у складі САК стабілізатора напруги ЛПС електропривода ССРП розроблено блоки ЦЧМ та АКТІ, які дозволяють працювати в режимах як напівперіодного, так і повноперіодного резонансу та мають функціонально повний механізм детектування та класифікації аварійних станів.
2. Блок АКТІ утримує комутаційні процеси в режимах ПНН або ПНС в залежності від використаної схеми вимірювання СЗЗ та реагує на раптові зміни частоти резонансного контуру (як в межах одиниць відсотків, так і в декілька разів).

3. Результати моделювання показали, що розроблений ЦЧІМ-АКТІ дозволяє отримувати роздільну здатність як за тривалістю імпульсу, так і за тривалістю паузи між імпульсами в межах 5 нс, що дає точність регулювання КРПІ 1 % при системній тактовій частоті ПЛІС у 200 МГц.

4. Використання МОА VHDL для розробки блоків ЦЧІМ та АКТІ дозволяє на етапі синтезу автоматично розраховувати та налаштовувати розрядність лічильників, а також визначати поведінку ЦА через описовий розділ **generic**.

Результати розробки підтверджені моделюванням та експериментом з цифровою частиною. Створений блок виступає в якості контролера стабілізатора напруги ЛПІС електропривода ССРП. Подальше вдосконалення має стосуватися введення у схему з ЦЧІМ-АКТІ блоку лінійного передбачення тривалості імпульсу (ЛПТІ) на основі аналізу поведінки заданої кількості попередньо вимірених імпульсів.

Список використаних джерел

1. Yershov R. FPGA-based Pulse-Frequency Modulator with Adaptive Zero-Crossing Detection for Quasi-Resonant Pulsed Converters. *Proc (IEEE) 38th International Scientific Conf. on Electronics and Nanotechnology (ELNANO'2018)*. 2018. P. 721–726.

2. Revko A., Yershov R. Control Rapidity Optimization Technique of DC-Motor Driven by Quasi-Resonant Converter Using Pontryagin's Maximum Principle. *Proc. (IEEE) 38th International Scientific Conference on Electronics and Nanotechnology (ELNANO'2018)*. P. 705-710.

3. Gorodny A., Dymerecs A. Transistor Switches Quasi-Control in Quasi-Resonant Pulse Converters. *Proc. (IEEE) 39th International Conference on Electronics and Nanotechnology (ELNANO'2019)*. P. 789–792.

4. Voytenko V., Stepenko S., Velihorskyi O., Chakirov R., Roberts D., Vagapov Y. Digital control of a zero-current switching quasi-resonant boost converter. *Proc. (IEEE) Internet Technologies and Applications (ITA) conf.* 2015. P. 365–369.

5. Voytenko V., Stepenko S. Simulation peculiarities of high-frequency zero-current switching quasi-resonant boost converter. *Proc. (IEEE) Electronics and Nanotechnology (ELNANO) 35th International conf.* 2015. P. 486–491.

6. Denisov Y., Stepenko S., Gorodny A., Kravchenko A. Input current parameters analysis for PFC based on quasi-resonant and conventional boost converters. *Proc. (IEEE) Electronics and Nanotechnology (ELNANO) IEEE 34th International conf.* 2014. P. 393–397.

7. Friedland B. On design of observer-based pulse-frequency-modulated feedback control systems. *Proc. IECON 2010-36th Annual Conf. on (IEEE) Industrial Electronics Society. 2010*. P. 187–192.

8. Ridley R. B., Lee F. C. Multi-loop control for quasi-resonant converters. *United States patent US 4 866 367*, 1989.

9. Murakami Y., Sato T., Nishijima K. PFM controller with phase lead characteristics using hysteretic comparator for LLC converter. *Proc. (IEEE) Power Engineering and Renewable Energy (ICPERE) 3rd conf.* 2016. P. 13–18.

10. Single and Multichannel, Synchronous Voltage-to-Frequency Converters AD7741\AD7742: Datasheet. Analog Devices Inc., 1999.

11. IttyBitty RC Timer/Oscillator MIC1555/57 (DS20005730A): Datasheet. Microchip Technology Inc., 2017.

12. Bombi F., Ciscato D. A modified integral pulse frequency modulator in control systems. *IEEE Transactions on Automatic Control*. 1967. Vol. 12 (6). P. 784–785.

13. Capponi G., Livreri P., Di Blasi G.M., Marino F. Architecture of a digital PFM controller for IC implementation. *Proc. Computers in Power Electronics (IEEE) Workshop Proceedings*. 2004. P. 75–79.

14. Maksimovic D., Zane R., Erickson R. Impact of digital control in power electronics. *Proc. (IEEE) Int. Symp. Power Semicond. Devices ICs*. 2004. P. 13–22.

15. Syed A., Ahmed E., Maksimovic D., Alarcon E. Digital pulse-width modulator architectures. *Proc. Power Electronics Specialists Conference (PESC'04) IEEE 35th Annual*. 2004. Vol. 6. P. 4689–4695.

16. Wang K., Rahman N., Lukic Z., Prodic A. All-digital DPWM/DPFM controller for low-power DC-DC converters. *Proc. (IEEE) Applied Power Electronics Conference and Exposition (APEC'06) Twenty-First Annual*. 2006. P. 719–723.

TECHNICAL SCIENCES AND TECHNOLOGIES

17. Agnihotri P., Kaabouch N., Salehfar H., Hu W.C. FPGA-based combined PWM-PFM technique to control DC-DC converters. *Proc. North American (IEEE) Power Symposium (NAPS)*. 2010. P. 1–6.
18. Radhika V., Baskaran K. FPGA-based DPWM/DPFM architecture for digitally controlled DC-DC converters. *Proc. Electrical, Computer and Electronics Engineering (UPCON'2016) IEEE Uttar Pradesh Section International Conf.* 2016. P. 78–82.
19. Sahu B., Rincon-Mora G.A. An accurate, low-voltage, CMOS switching power supply with adaptive on-time pulse-frequency modulation (PFM) control. *IEEE Transactions on Circuits and Systems I: Regular Papers*. 2007. Vol. 54(2). P. 312–321.
20. Rahman N., Wang K., Prodic A. Digital pulse-frequency/pulse-amplitude modulator for improving efficiency of SMPS operating under light loads. *Proc. Computers in Power Electronics (COMPEL'06) IEEE Workshops on*. 2006. P. 149–153.

References

1. Yershov, R. (2018). FPGA-based Pulse-Frequency Modulator with Adaptive Zero-Crossing Detection for Quasi-Resonant Pulsed Converters. *Proc (IEEE) 38th International Scientific Conf. on Electronics and Nanotechnology (ELNANO'2018)* (pp. 721–726).
2. Revko, A. Yershov, R. (2018). Control Rapidity Optimization Technique of DC-Motor Driven by Quasi-Resonant Converter Using Pontryagin's Maximum Principle. *Proc. (IEEE) 38th International Scientific Conference on Electronics and Nanotechnology (ELNANO'2018)* (pp. 705–710).
3. Gorodny, A., Dymereys, A. (2019). Transistor Switches Quasi-Control in Quasi-Resonant Pulse Converters. *Proc. (IEEE) 39th International Conference on Electronics and Nanotechnology (ELNANO'2019)* (pp. 789–792).
4. Voytenko, V., Stepenko, S., Velihorskyi, O., Chakirov, R., Roberts, D., Vagapov, Y. (2015). Digital control of a zero-current switching quasi-resonant boost converter. *Proc. (IEEE) Internet Technologies and Applications (ITA) conf.* (pp. 365–369).
5. Voytenko, V., Stepenko, S. (2015). Simulation peculiarities of high-frequency zero-current switching quasi-resonant boost converter. *Proc. (IEEE) Electronics and Nanotechnology (ELNANO) 35th International conf.* (pp. 486–491).
6. Denisov, Y., Stepenko, S., Gorodny, A., Kravchenko, A. (2014). Input current parameters analysis for PFC based on quasi-resonant and conventional boost converters. *Proc. (IEEE) Electronics and Nanotechnology (ELNANO) IEEE 34th International conf.* (pp. 393–397).
7. Friedland, B. (2010). On design of observer-based pulse-frequency-modulated feedback control systems. *Proc. IECON 2010-36th Annual Conf. on (IEEE) Industrial Electronics Society* (pp. 187–192).
8. Ridley, R. B., Lee, F. C. (1989). Multi-loop control for quasi-resonant converters. *United States patent US 4 866 367*.
9. Murakami, Y., Sato, T., Nishijima, K. (2016). PFM controller with phase lead characteristics using hysteretic comparator for LLC converter. *Proc. (IEEE) Power Engineering and Renewable Energy (ICPERE) 3rd conf.* (pp. 13–18).
10. Single and Multichannel, Synchronous Voltage-to-Frequency Converters AD7741\AD7742: Datasheet. (1999). Analog Devices Inc.
11. IttyBitty RC Timer/Oscillator MIC1555/57 (DS20005730A): Datasheet. (2017). Microchip Technology Inc.
12. Bombi, F., Ciscato, D. (1967). A modified integral pulse frequency modulator in control systems. *IEEE Transactions on Automatic Control*, 12 (6), 784–785.
13. Capponi, G., Livreri, P., Di Blasi, G. M., Marino, F. (2004). Architecture of a digital PFM controller for IC implementation. *Proc. Computers in Power Electronics (IEEE) Workshop Proceedings* (pp. 75–79).
14. Maksimovic, D., Zane, R., Erickson, R. (2004). Impact of digital control in power electronics. *Proc. (IEEE) Int. Symp. Power Semicond. Devices ICs.* (pp. 13–22).
15. Syed, A., Ahmed, E., Maksimovic, D., Alarcon, E. (2004). Digital pulse-width modulator architectures. *Proc. Power Electronics Specialists Conference (PESC'04) IEEE 35th Annual*, 6, 4689–4695.
16. Wang, K., Rahman, N., Lukic, Z., Prodic, A. (2006). All-digital DPWM/DPFM controller for low-power DC-DC converters. *Proc. (IEEE) Applied Power Electronics Conference and Exposition (APEC'06) Twenty-First Annual.* (pp. 719–723).
17. Agnihotri, P., Kaabouch, N., Salehfar, H., Hu, W. C. (2010). FPGA-based combined PWM-PFM technique to control DC-DC converters. *Proc. North American (IEEE) Power Symposium (NAPS)* (pp. 1–6).

18. Radhika, V., Baskaran, K. (2016). FPGA-based DPWM/DPFM architecture for digitally controlled DC-DC converters. *Proc. Electrical, Computer and Electronics Engineering (UPCON'2016) IEEE Uttar Pradesh Section International Conf.* (pp. 78–82).

19. Sahu, B., Rincon-Mora, G. A. (2007). An accurate, low-voltage, CMOS switching power supply with adaptive on-time pulse-frequency modulation (PFM) control. *IEEE Transactions on Circuits and Systems I: Regular Papers*, 54(2), 312–321.

20. Rahman, N., Wang, K., Prodic, A. (2006). Digital pulse-frequency/pulse-amplitude modulator for improving efficiency of SMPS operating under light loads. *Proc. Computers in Power Electronics (COMPEL'06) IEEE Workshops on* (pp. 149–153).

UDC 621.3.07

Roman Yershov, Volodymyr Voytenko

PULSE-FREQUENCY MODULATOR WITH ADAPTIVE PULSE DURATION CORRECTION

Urgency of the research. Solving a number of such urgent problems as increasing the stabilization accuracy of the target parameter (angle, velocity, voltage, and current) and improving the dynamics of control systems, mass-dimensional and thermal characteristics of switched-mode power supply (SMPS) converters for onboard systems that are part of mobile platforms and unmanned aerial vehicles (UAVs) become possible by development of novel converter structures and their control algorithms.

Target setting. The change of the period and shape of the resonant voltage/current curve (RC) in quasi-resonant pulsed converters (QRPC) depending on the load impedance leads to inconsistency between the closing signal to the power transistor switch (PTS) and the moment of transition of the RC through zero, and, consequently, to a dramatically decreases the efficiency.

Actual scientific researches and issues analysis. Typical implementations of pulse-frequency modulators (PFM) include a voltage-controlled oscillator and a monostable vibrator, while fully controlled solutions are implemented based on reversible counters and finite-state machine. The impedance observers and modulators built on circular shift registers and delay lines are introduced as the newest PFM links for SMPS control tasks. The PFM operation velocity is enhanced by cascading and using table-based signal synthesis.

Uninvestigated parts of general matters defining. Existing solutions do not adjust the duration of the control pulse to provide it PTS with switching at zero voltage/current values, avoid the possibility of the practical implementation of the QRPC in a wide range of loads.

The research objective. The article is devoted to the development of the structure of the digital frequency-pulse modulator with the adaptive correction of the pulse duration (DPFM-APDC) and the method of automatic tracking of the RC to predict its transition through zero.

The statement of basic materials. The schematic structure and modulator operation algorithm of the DPFM-APDC unit based on several finite-state machines, a set of binary counters and arithmetical-logical devices are proposed. A pair of external hysteresis comparators detects the transition of the resonance curve through threshold levels arranged symmetrically about zero level.

Conclusions. A novel full-featured digital block has been created and implemented on a field programmable gate array (FPGA) using the VHDL. The introduction of this unit into the voltage regulator of a DC-link based on the QRPC in the BLDC electric drive for precise angle stabilizer of the mobile platform allows keeping the DC-link voltage with an accuracy of 1%. The resolution in time domain both the pulse and pause width is 5ns.

Keywords: PFM; FPGA; VHDL; quasi-resonant; QRPC; zero-voltage switching; ZVS; zero-current switching; ZCS; adaptive measurement.

Fig.: 10. Table: 1. References: 20.

Єршов Роман Дмитрович – старший викладач кафедри електроніки, автоматички, робототехніки та мехатроніки, Чернігівський національний технологічний університет (вул. Шевченка, 95, м. Чернігів, Україна).

Yershov Roman – senior lecturer of the Electronics, Automation, Robotics and Mechatronics Department, Chernihiv National University of Technology (95 Shevchenka Str., 14035 Chernihiv, Ukraine).

E-mail: roman.d.yershov@gmail.com

ORCID: <https://orcid.org/0000-0002-0267-2906>

ResearcherID: H-1432-2016

Scopus Author ID: 57188719994

Войтенко Володимир Павлович – кандидат технічних наук, доцент, доцент кафедри електроніки, автоматички, робототехніки та мехатроніки, Чернігівський національний технологічний університет (вул. Шевченка, 95, м. Чернігів, Україна).

Voytenko Volodymyr – PhD in Technical Sciences, Associate Professor of the Electronics, Automation, Robotics and Mechatronics Department, Chernihiv National University of Technology (95 Shevchenka Str., 14035 Chernihiv, Ukraine).

E-mail: volodymyr.voytenko@inel.stu.cn.ua

ORCID: <http://orcid.org/0000-0003-1490-0600>

ResearcherID: F-8698-2014

Scopus Author ID: 36167678700